

文章编号:1007-2780(2015)03-0492-07

基于 AM41V4 传感器的高清高速 CMOS 相机系统设计

李方宁^{1,2}, 王延杰^{1*}, 张 涛¹, 孙宏海¹
(1. 中国科学院 长春光学精密机械与物理研究所, 吉林 长春 130033;
2. 中国科学院大学, 北京 100049)

摘要:为满足国防、科研及工业中快速变化场景拍摄时,更高帧频、更大分辨率的要求,研发了一款高清高速相机。该文介绍了高分辨率高帧频 CMOS 图像传感器芯片 AM41V4 的功能与特点,并基于该芯片设计了一套高分辨率高帧频的相机系统,该系统使用 FPGA 作为整个系统的时序控制核心,以 DDR 动态存储器作为成像暂存器,可以依据试验场合的具体拍摄要求实现灵活多变的工作模式。相机系统在图像分辨率为 1 920×1 080 时帧频可达 1 000 fps,并具有实时监视功能。该系统具有拍摄速度快、成像清晰、高性能、灵活性好等优点,适用于高速运动目标的快速捕获与拍摄记录。

关 键 词: CMOS 图形传感器;高帧频;高分辨率;FPGA;光纤通道;SFP+

中图分类号: TP391.4 **文献标识码:** A **doi:** 10.3788/YJYXS20153003.0492

Design of high-speed high-resolution CMOS camera acquisition system based on AM41V4 sensor

LI Fang-ning^{1,2}, WANG Yan-jie^{1*}, ZHANG Tao¹, SUN Hong-hai¹
(1. *Changchun Institute of Optics, Fine Mechanics and Physics, Chinese Academy of Sciences, Changchun 130033, China;*
2. *University of Chinese Academy of Sciences, Beijing 100049, China*)

Abstract: In order to satisfy the requests of the high frame rate and high resolution of fast moving scene in national defense, research and industry, a camera with high-speed and high resolution was developed. The functions and characteristics of CMOS image sensor AM41V4 which can cover the requests were introduced, a camera system based on the image sensor was designed. The FPGA was used as the core to control the system timing and DDR solid storage was embedded as the imaging memory in the camera system. Consequently, a flexible working pattern according to specific requirements of the test shoot occasions was realized. The frame rate of the system is 1 000 frames per second, when the resolution of the image is 1 920 pixel×1 080 pixel. Besides, the camera system reaches a real-time monitoring function. The system has the advantages of high shooting speed, clear image, high performance and flexibility. It has great value for fast capture and shooting record of

high-speed moving targets.

Key words: CMOS image sensor; high frame rate; high resolution; FPGA; fiber channel ;SFP+

1 引 言

随着固态图像传感器技术的飞速发展,CMOS(互补金属氧化物半导体 Complementary Metal-Oxide Semiconductor)高清高速相机成为可能。摄像机也由当初的硅靶型真空管摄像机,FPS(聚焦投影和扫描 Focus Projection and Scanning)摄像机,CCD(电荷耦合元件 Charge-coupled Device)摄像机发展到当前的 CMOS 摄像机,相机拍摄帧频也由数十帧升高为数千帧。采用 CMOS 图像传感器的高分辨率高帧频摄像设备也广泛用于国防、科研和工业等领域:国防军事中,CMOS 相机可用于快速捕捉高速飞行目标的运动轨迹,满足对其测试监控的需求;科学研究中,CMOS 相机将各种高速实验过程记录下来,更好的为科研提供有用的实验数据;工业研发中,CMOS 相机适用于各种行业的工艺研究,产品创新及测试环节,推动了生产力发展^[1]。与传统 CCD 图像传感器相比,CMOS 图像传感器具有工艺简单、集成度高、成本低、功耗低、捕捉速度高和开发周期短等显著优势,通过综合对比,CMOS 图像传感器更适合应用于高分辨率高帧频相机系统^[2]。

目前生产高清高速相机的大都是美国、加拿大、德国、瑞士等西方发达国家,他们对 CMOS 高清高速相机系统的开发具有丰富的经验和大量成功的先例。国外的高清高速相机通常帧频都达到 1000fps 以上,分辨率高达百万像素以上。和国

外相比,国内自主研发的高清高速相机在产品种类和产品质量两方面都亟待提升,对高分辨率高帧频的 CMOS 成像系统的开发也不容忽视,现在我国的高分辨率高帧频摄像设备多通过进口引入国内^[3-7]。为打破这一格局,国内急需展开含自主知识产权的高分辨率高帧频相机的研究,掌握包含传输、控制、存储和处理在内的核心技术,积累相机开发经验,这对满足将来我国在高清高速拍摄领域的需求具有积极推动意义。

本文对高速 CMOS 图像传感器 AM41V4 进行了简要介绍,并基于该传感器设计了高分辨率高帧频相机系统。

2 CMOS 图像传感器

2.1 AM41V4 的基本性能

AM41V4 是美国 ALEXIMA 公司开发的一款针对高速机器视觉和运动分析应用的高分辨率高帧频 CMOS 传感器芯片。该芯片拥有 $2\,368\times 1\,728$ 像素,有效像素为 $2\,336\times 1\,728$,像元尺寸为 $7\,\mu\text{m}\times 7\,\mu\text{m}$,满幅分辨率下帧频为 500 fps。同时 AM41V4 还具有 ROI(感兴趣区域读取 Region of Interesting)功能,在进行开窗操作时,可以通过 AM41V4 的控制接口进行设置,使其可以输出我们指定窗口内的图像数据。采用 ROI 方式可以有效减小图像数据大小,提高图像输出帧频。

AM41V4 的主要特征参数见表 1。

表 1 AM41V4 图像传感器参数说明
Tab.1 Performance specifications of AM41V4 image sensors

光学格式	有效像素	像元尺寸	像元结构 (晶体管数量)	饱和满 阱电荷数	读出噪声	电压响 应度	量子效率	电荷转 换增益
4/3"	$2\,336\times 1\,728$	$7\,\mu\text{m}\times 7\,\mu\text{m}$	5T	22ke-	22e-	8 V/Lux-s	$>40\%$ @550 nm	$70\,\mu\text{V}/\text{e-}$
暗信号 非均匀性	响应非 均匀性	行噪声	帧频率	列 ADC 位宽	数据输出	常规时 钟频率	供电电源	电源功耗
0.5% RMS	1.5% RMS	0.3DN RMS	500Fps @全像素	SAR ADC, 10b	16ports 10 bit, 1.8 V	133 MHz	3.3 V 模拟,1.8 ~2.1 V 数字	1.7 W @500 fps

2.2 AM41V4 的内部结构

AM41V4 像素内采用了 5T 晶体管结构(如图 1 所示),具有全局快门模式。全局快门保证阵列中所有像素都能同时启动和终止光积分,避免了拍摄高速运动所产生的果冻效应。

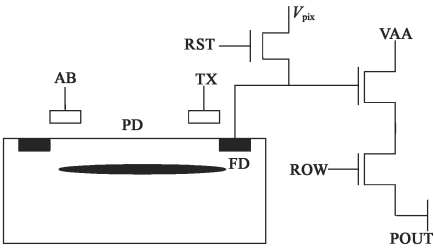


图 1 快门像素简图

Fig. 1 Simplified diagram of the shutter pixel

图 1 中 PD 是光电探测器,FD 为像素内存,RST 为 CMOS 晶体管。在 AB 门上加载‘PD_n’信号,当‘PD_n’低置时,允许相机进行曝光,当其高时,光电探测器 PD 复位;在 TX 门上加载‘TX_n’信号,当‘TX_n’低置时使电荷从光电探测器 PD 转移到像素内存 FD;CMOS 管 RST 上加置‘PRST_n’信号,‘PRST_n’低置时重置像素内存 FD,‘PRST_n’与‘TX_n’配合使用时可以重置像素内存。所以,如果需要清除整个像素,如长时间的停顿后,将‘PD_n’高置,‘TX_n’和‘PRST_n’低置,则能清除之前所积存下来的暗电流电荷像素。

AM41V4 图像传感器的内部框图如图 2 所示,主要由像素阵列,两个列读出模块,一个四象限读出控制体系及一些内部产生的偏置电压构成。

AM41V4 图像传感器的可读像素为 $2\,368 \times 1\,728$,由 $2\,336$ 列有效像素阵列和 32 列暗阵列组成。AM41V4 有 16 个端口,每个 10 位,共有 160 位数据输出管脚。AM41V4 的两个列读出块分别位于芯片的顶部和底部,其中包括每列的采样电路,放大电路,和带有可读 SAR(逐次逼近寄存器 Successive Approximation)的 ADCs(数字模拟转换器 Analog to Digital Converter)寄存器,读出的 ADC 数据暂时存储在其中。将寄存器的读出及传感器控制驱动作为一个四象限读出控制体系,这种四象限结构使其能越过 SAR ADCs 寄存器进行局部控制和局部数据的读出,对于高

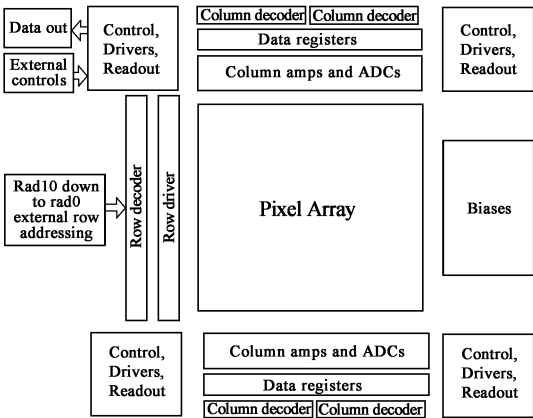


图 2 AM41V4 传感器框图

Fig. 2 AM41V4 sensor block diagram

速运行的传感器来说是至关重要的。

3 相机系统的总体方案设计

3.1 相机系统的性能指标

相机系统承担着试验过程中场景到电信号的转换,是整个高清高速摄影系统中至关重要的组成部分,它的性能指标直接影响到整个相机系统的应用场合定位。

通过综合分析国内外相关产品参数,并结合 AM41V4 的性能参数,我们提出了本设计的性能指标:

- (1)相机分辨率为 $1\,920 \times 1\,080$ 像素;
- (2)在 $1\,920 \times 1\,080$ 像素拍摄时帧频为 $1\,000$ 帧;
- (3)可由上位机软件配置传感器各项参数,选定图像尺寸;
- (4)可依具体的拍摄需求灵活改变工作模式。

3.2 相机系统架构

基于图像传感器 AM41V4 的高清高速相机由相机采集模块、相机控制存储模块以及相机接口模块 3 部分组成,如图 3 所示。

相机采集模块主要有相机镜头和 CMOS 图像传感器构成,CMOS 传感器收集通过镜头射入的光信号并将其转换成数字信号供后续电路使用。控制模块采用 FPGA(现场可编程门阵列 Field Programmable Gate Arrays)作为系统核心控制,FPGA 承担为其他系统芯片提供驱动时序和控制信号的工作,从而使相机系统正常运转。

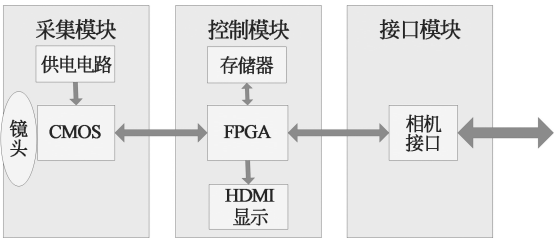


图 3 AM41V4 相机结构框图

Fig. 3 Structure block diagram of AM41V4 CMOS camera

加入高速大容量 DDR3 动态存储器作为成像暂存器,配合 HDMI 高清接口可提供帧频显示功能。选择光纤接口构建相机接口模块,可满足相机高速实时传输的需求。

3.3 相机采集模块

镜头和 CMOS 图像传感器构成采集模块, CMOS 传感器通过接受拍摄现场的光信息,利用光电效应将光信号转化成电信号,再通过 CMOS 内部集成的 A/D 转换器直接将拍摄所得的信息以数字信号形式传送给控制模块的 FPGA^[9]。

驱动时序是 CMOS 成像单元设计的重要一环。CMOS 图像传感器 AM41V4 的满幅像素阵列为 2 368 V×1 728 H,根据这一特点,驱动时序分为行时序与帧时序。行时序控制每行 2 368 个像素数据的输出。

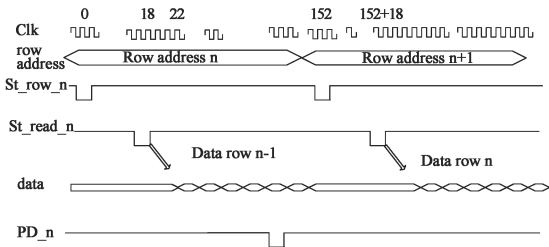


图 4 高帧频 AM41V4 行时序图

Fig. 4 Row timing of high frame rate AM41V4 sensor

由于 AM41V4 具有 ROI 功能,选取像素为 2 336 V×1 080 H 的感兴趣区域图像进行验证,系统行时序中(见图 4),“st_read_n”和实际“data”输出之间有 4 个时钟周期的延迟。图像每行有 2 336 个有效像素和 32 个暗像素,传感器在每个时钟周期输出一组(16 个)像素的数据,完成一行数据输出需要 2 368÷16=148 个时钟周期,一个完整的行时序实际占用了 148+4=152 个时钟

周期,此时完成了一行数据的输出,行时序结束。数据共有 1 080 行,因此 1 080 个行时序正好把一帧的图像数据输出完毕,构成一个完整的帧时序。由行时序占用的时间与帧时序的构成,可以算出完成一帧图像所占用的时钟周期数为 $N = 1\,080 \text{ 行} \times 152 = 164\,160$ 个时钟周期。在时钟主频 170 MHz 的时候一个完成的帧时序占用时间为 $t = 164\,160 \div 170\,000\,000 = 0.000\,966 \text{ s}$,即占用时间约为 1 ms。由此可以算出时钟主频为 170 MHz 时传感器的分辨率为 2 336 V×1 080 H,帧频约为 1 000 fps,通过 FPGA 处理剪裁掉 416 列,得到标准高清像素 1 920 V×1 080 H,此时帧频仍为 1 000 fps,满足高清高速标准。使用行时序构成帧时序的设计方法借鉴了 CMOS 图像传感器的特点,有利于进行设计,在实际电路中也有利进行仿真与调试。

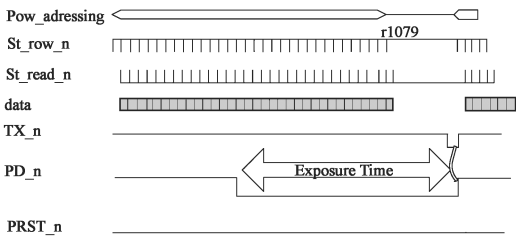


图 5 高帧频 AM41V4 帧时序图

Fig. 5 Frame timing of high frame rate AM41V4 sensor

在 FPGA 驱动下 AM41V4 传感器使用一个二进制编码进行外部行寻址(row0 - row10),地址对应的有效像素为 0~1 079。从像素中读出信号时传感器控制模块产生一个内部脉冲序列操作,这些操作包括读出存储在 FD 节点的信号,使用 PRST_n 和 TX_n 控制信号重置像素,使读出的信号对应重置的像素。为了读取选定行像素和进行像素信号 AD 转换,需要发送一个 Start Row 控制信号(“st_row_n”)。读出一个像素行并将其数字化需要使用一定数量的时钟。这个时钟数量与将移芯片中所有数字数据输出所需的时钟数是相匹配的。所以,在第一行的像素信号数字化完成后,可以发送 Start Read 控制信号(“st_read_n”)来读出数字数据。同时,可以运用 Start Row 脉冲到下一个选定行。

AM41V4 供电要求比较复杂,偏置电压较多,电压说明见表 2。

表 2 AM41V4 图像传感器电压说明

Tab. 2 Power specifications of AM41V4 image sensors

电源名称	电源功能	典型电压值/V
VAA	模拟电源	3. 3
VDDIO	数字 IO 电源	1. 8
VDDK	数字核心电源	1. 8
VPIX	像素电源	2. 6
VADH	ADC 高参考电压	0. 9
VADL	ADC 低参考电压	AGND
VAD2	ADC 第二参考电压	1/2VADH
VRSTL	行驱动抗晕电源	0. 6
VRSTH	行驱动电源	3. 4
VABL	行驱动电源	0. 2
VTXL	像素转移门低电源	-0. 3
VREF	列放大器参考电源	1. 34~1. 4
VOFF	加到所有列的偏置电源	0. 7
VCAS	放大器共源共栅电源	1. 55
VLN	内部电流偏置电源	0. 45
VLNT		0. 9
VLNA	列放大器内部产生电 流电源	0. 8

由于需要的偏置电压较多,在系统电路设计中应综合考虑元器件管脚数量及位置分布情况,使得电源和地到相应的管脚距离最短。

3. 4 相机控制模块

相机系统采用 FPGA 作为逻辑主控制器, FPGA 采用 XILINX 公司的 Kintex-7 系列 XC7K325T 芯片,依据不同的需求进行现场可编程,充分利用电路板空间,使相机系统小型化。FPGA 是系统的“指挥中心”,用来调节整个相机系统的工作,FPGA 需要为系统每个状态提供逻辑控制,为状态间的跳转提供必要的控制信号,保证整个图像数据流的完整通畅^[8]。FPGA 在逻辑上所要实现的功能有:各芯片及逻辑的时序控制、CMOS 工作参数的配置、高速图像数据的接收与缓存、DDR3 的读写控制,HDMI 显示控制及相机接口的控制。FPGA 的功能框图见图 6。

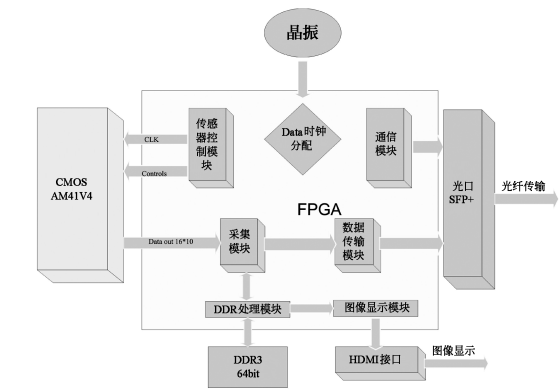


图 6 FPGA 功能框图

Fig. 6 Frame timing of high frame rate AM41V4 sensor

前已述及,高帧频 CMOS 成像系统最高工作帧频为 1 000 fps,通过 FPGA 处理后的图像大小为 1 920 V×1 080 H 像素,数据速率约为 20 Gbit/s,系统通过引入高速大容量 DDR3 动态存储器作为成像暂存器,配合 HDMI 接口进行帧频显示,从而进行实时的监测。

为满足需求,DDR3 芯片的选型主要基于两点:内部容量和工作频率。考虑到 AM41V4 的输出数据率很高,为确保完整的接收和储存高速的数据流,在选择 DDR3 芯片时须注意频率和带宽参数。本设计最终选择 Micron 公司的 MT8JTF12864HZ,其单片存储容量为 1 GB,位宽 64 bit,数据传输速率最高为 1 600 Mb/s,可满足系统帧频实时监控需求。

3. 5 相机接口模块

相机接口用来完成系统图像数据的传输任务。由于相机图像采集数据量很大,因此对相机接口的传输速度有很高的要求。工业摄像常用的接口类型如表 3 所示。

表 3 工业相机接口比较

Tab. 3 Comparison of camera interfaces in industry

接口类型	带宽	距离/m	特点
USB3. 0	400 MB	5	易用,成本低,CPU 占用高
GigE	100 MB	100	传输距离远,线缆价格低,标准 Gige Vision 协议

续表			
接口类型	带宽	距离/m	特点
Camera Link	680 MB	10	抗干扰,传输带宽较高,标准 CameraLink 协议,配件成本高,传输距离近
Fiber channel	1.06 GB	300	抗干扰能力强,传输带宽高,光纤通信标准协议,传输距离远

通过相机接口特点的对比和本系统性能指标的要求,系统选用光纤通道(Fiber channel)作为相机接口,使用 SFP+ (小型化可插拔光模块 Small form factor Pluggable)光模块进行光电转换,变成光信号进行传输。SFP+模块具有高密度、低功耗、更低系统构造成本等显著优点,它遵循 ANSI T11 协议,可以满足光纤通道的 8.5 Gb 的应用^[9]。本文相机系统实时传输图像数据时理论带宽值约 20 Gbps,由于光纤通道最大理论带宽值为 8.5 Gbps,我们选用 3 个 SFP+ 光模块来进行数据转换,再通过光纤进行数据传输^[10],满足相机实时传输高清高速图像数据的要求。

4 系统测试及分析

系统在进行测试试验中,选用转动的风扇作为高速运动的目标,3 个风扇叶上分别标注进行数字 1、2、3 标注,图 7 为相机实验环境。

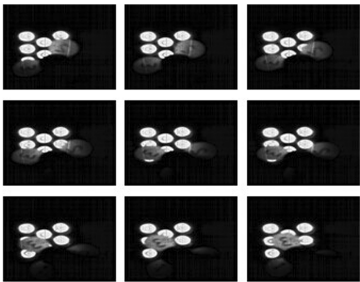


图 7 相机系统测试环境

Fig. 7 Testing environment of camera system

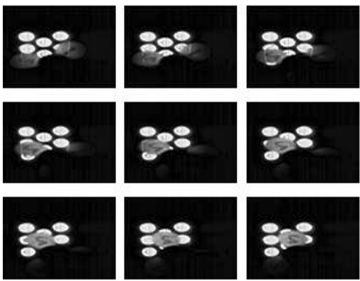
系统测试过程中,相机系统可通过 DDR3 动态存储器对前端 CMOS 拍摄的图像进行暂存,通过 HDMI 接口连接显示设备,进行拍摄过程中的

实时监控,同时,相机系统通过光纤通道实时传输获取到的图像数据,从而对高速运动目标进行实时追踪拍摄。图 8(a)、(b)为相机系统在不同时钟主频不同分辨率下实时拍摄高速运动风扇的图像取样。



(a)主频时钟为 140 MHz,分辨率为 2 336 V×1 728 H

(a)Clock:140 MHz, Resolution: 2 336 V×1 728 H



(b)时钟主频为 170 MHz,分辨率为 1 920 V×1 080 H

(b)clock:170 MHz, Resolution:1 920 V×1 080 H

图 8 不同条件下相机系统拍摄的图像

Fig. 8 Images taken with the camera system under different conditions

图 8(a)为时钟主频 140 MHz,图像分辨率 2 336 V×1 728 H 时拍摄的图像取样,此时的帧频约 500 fps;图 8(b)为时钟主频 170 MHz,图像分辨率 1 920 V×1 080 H 时拍摄的图像取样,此时的帧频约 1 000 fps。

5 结 论

本设计将 ALEXIMA 公司的 AM41V4 型号 CMOS 图像传感器运用在高速数字相机系统中,与国内其他相机相比在分辨率、传输速度及高速实时显示方面都有很大的提升;基于 AM41V4 传感器芯片构建的相机系统采用 FPGA 作为系统控制核心,光纤通道作为相机接口,在分辨率为 1 920 V×1 080 时实时传输速度可达 1 000 帧/s,

满足高清高速相机标准;在高速相机内部引入了高速大容量 DDR3 动态存储器作为成像暂存器,配合 HDMI 高清显示接口可以实现帧频实时监控功能。本系统可以根据用户需求在不改变系统硬件的前提下进行扩展,使系统更加灵活,应用范围更加广泛。

参 考 文 献:

- [1] 苏宛新.一种高帧频 CMOS 图像传感器系统设计[J].液晶与显示,2013,28(6):955-962.
Su W X. Design of high frame frequency CMOS image sensor system [J]. *Chinese Journal of Liquid Crystals and Displays*, 2013, 28(6): 955-962. (in Chinese)
- [2] 孙宏海,刘艳滢.两种高速 CMOS 图像传感器的应用与测试[J].中国光学,2011,4(5):453-460.
Sun H H, Liu Y Y. Application and test of two different high-speed digital CMOS image sensor [J]. *Chinese Optical*, 2011, 4(5): 453-460. (in Chinese)
- [3] 董岩,张涛,李清军,等.基于 PCI 总线的 CMOS 图像传感器 OV6620 的驱动设计[J].液晶与显示,2010,25(3):460-465.
Dong Y, Zhang T, Li Q J, *et al.* Design of image aquisition system based on PCI bus [J]. *Chinese Journal of Liquid Crystals and Displays*, 2010, 25(3): 460-465. (in Chinese)
- [4] BlossH S, Ernst J D. High-speed-camera based on a CMOS active sensor [J]. *Proc. SPIE*, 2000, 3968: 31-38
- [5] HOLST G C. *Electro-optical Imaging System Performance* [M]. Bellingham: SPIE Optical Engineering Press, 2006.
- [6] JANESICK J R. *Photon Transfer: DN $\rightarrow$ λ* [M]. Bellingham: SPIE Optical Engineering Press, 2007.
- [7] 李豫东,汪波,郭旗,等. CCD 与 CMOS 图像传感器辐射效应测试系统[J].光学精密工程,2013,21(11):2778-2784.
Li Y D, Wang B, Guo Q, *et al.* Testing system for radiation effects of CCD and CMOS image sensors [J]. *Optical and Precision Engineering*, 2013, 21(11): 2778-2784. (in Chinese)
- [8] 彭进业,金浩强,石剑虹,等.高速单像素相机数据采集系统[J].光学精密工程,2014,22(4):837-843.
Peng J Y, Jin H Q, Shi J H, *et al.* Data acquisition system for high speed single-pixel camera [J]. *Optical and Precision Engineering*, 2014, 22(4): 837-843. (in Chinese)
- [9] 李进,吕增明,陶宏江,等.适于高速 CCD 图像数据光纤传输的纠错技术[J].光学精密工程,2012,20(11):3548-3558.
Li J, Lv Z M, Tao H J, *et al.* Error correction technology for CCD image using high speed optical fiber transmission [J]. *Optical and Precision Engineering*, 2012, 20(11): 3548-3558. (in Chinese)
- [10] 夏巧娇,汪鼎文,张立国,等.高速多通道遥感相机快视系统的实现[J].光学精密工程,2013,21(1):158-166.
Xia Q J, Wang D W, Zhang L G, *et al.* Realization of fast-view system for high-speed multi-channel remote sensing camera [J]. *Optical and Precision Engineering*, 2013, 21(1): 158-166. (in Chinese)

作者简介:李方宁(1989—),女,河南禹州人,硕士研究生,主要研究方向为数字图像处理。E-mail:fanng1126@163.com